



芯驿电子科技（上海）有限公司

技术支持: support@alinx.com

电话: 021-67676997

IP 相关信息	
相关文档	ISP IP Core 产品简介
IP 提供形式	加密网表
设计语言	Verilog
开发工具	Vivado 2020.1
支持系列器件	AMD UltraScale+ AMD Zynq UltraScale+

产品特性

- 每时钟周期处理一个像素，最高频率 300Mhz
- 最大分辨率支持 4096x2048
- 可灵活组合各个模块
- 低延时，采用行缓存，延时微秒级

用户接口

- apb 总线用于控制寄存器，比 axi lite 总线更省资源
- 行场同步视频总线数据输入输出

IP 资源消耗表

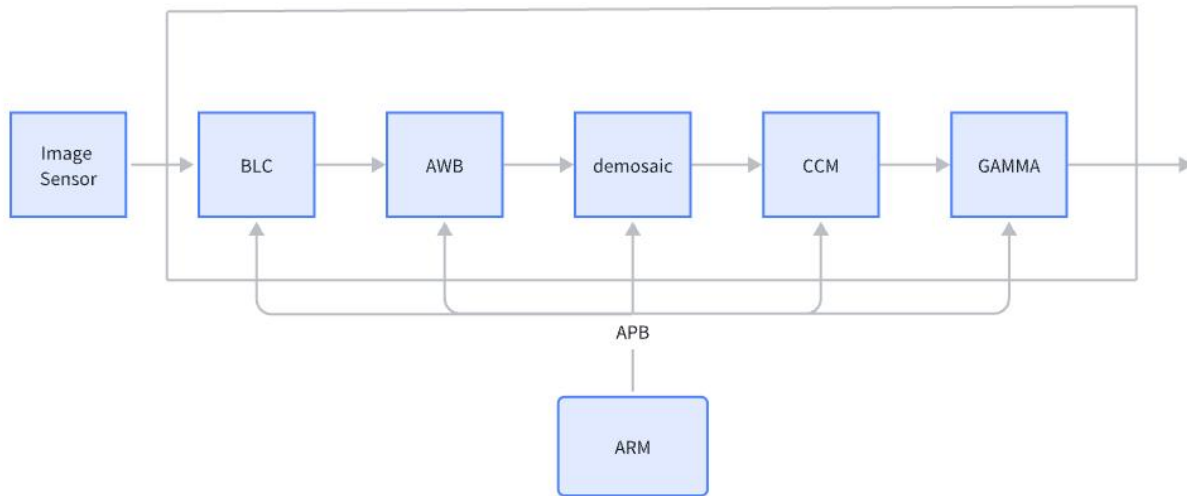
器件系列	芯片型号	频率 (MHz)	CLB Regs	CLB LUTs	CLB	BRAM Tile	DesignTools
Zynq-Ultrascale+	XCZU5EV-SFVC784-2-i	300	22161	18541	3969	33	Vivado2020.1

注：IP 实际逻辑资源消耗受实例化中其他逻辑资源消耗影响，本实例分辨率 1920x1080@60

主要模块

- 黑电平校正 (BLC)
- 自动白平衡 (AWB)
- 去马赛克 (demosaic)
- 颜色矫正矩阵 (CCM)
- Gamma 矫正
- 颜色空间转换 (CSC)
- 边沿增强 (EE)
- 2D 降噪

基本 ISP 处理流程



主要应用场景

- 医疗内窥镜
- 手术机器人
- 工业相机